平成28年度 卒業研究報告書概要

課程, 学籍番号, 氏名	課程: 電気・電子情報工学課程, 学籍番号: B153206, 氏名: 岩本 凌大
工学分野名: 情報通信システム	指導教員名: 市川 周一, 藤枝 直輝
題 目: 和 位置レジスタを付加した 命令レジスタファイルの実装 (英 Implementation of Instruction Register File with Positional Registers)	
Abstract <p>Recently, the defense of software against analysis, plagiarism, and falsification has become an important issue. Instruction Register File (IRF) is a table of frequently-used instructions, which was proposed by Hines et al. (2005) for power reduction by code compression. Fujieda et al. (2016) proposed to use IRF as a method to protect software. The IRF has an option called Positional Registers, which aim at further reduction of power consumption. The Positional Registers store the register numbers referenced in the past instructions. Sato et al. (2017) proposed to use the Positional Registers for software protection.</p> <p>The purpose of this research is to quantitatively evaluate the influence of Positional Registers on hardware resource consumption and maximum operating frequency. Each design was implemented in Plasma (MIPS open-core) processor and evaluated on Xilinx Spartan-3E FPGA. In the design that stores only the destination register up to 8 instructions ago, the increase of the resource consumption was no more than 4% while the maximum operating frequency was 0.92 times of the design with IRF alone.</p>	
概 要 <p>近年, 組込みソフトウェアの解析・盗用・改ざんを防ぐ能力, すなわち耐タンパ性の重要性が増加している. 組込みソフトウェアの耐タンパ性向上手法の1つとして, 命令セットをランダム化する手法が提案されている. 命令レジスタファイル (Instruction Register File : IRF) は出現頻度の高い命令を集めたテーブルで, コード圧縮による電力削減のために Hines ら (2005) によって提案された. 藤枝ら (2016) は IRF を耐タンパ性向上のために利用することを提案した. IRF 内の命令は IRF のインデックスを指定することで参照でき, 命令セットのランダム化は IRF のインデックスと命令の対応をシャッフルすることで行われる.</p> <p>IRF には位置レジスタという機能があり, これを利用することで更に電力を削減できる. 位置レジスタは過去の命令で参照したレジスタ番号を記憶するレジスタファイルである. 位置レジスタを参照する命令は, レジスタ番号を位置レジスタのインデックスに置き換えた状態で IRF に格納される. 実行時に位置レジスタを参照してレジスタ番号を読み出すことで, 元の命令に変換される. 佐藤ら (2017) は位置レジスタを耐タンパ性向上に利用することを提案した.</p> <p>本研究の目的は, IRF に位置レジスタを付加した際のハードウェアリソース消費量および最大動作周波数への影響を定量的に評価することである. 位置レジスタのデザインとして, MIPS 命令セットにおける全てのレジスタフィールドを位置レジスタに格納するものと, デスティネーションレジスタのみを格納するものを設計した. さらにそれぞれのデザインにおいて位置レジスタに格納される命令数を1命令, 2命令, 4命令, 8命令と変化させた. 実装には MIPS 命令セットのソフトコアプロセッサである Plasma を使用, FPGA (Field Programmable Gate Array) 上に実装してリソース消費量と最大動作周波数を評価した. 評価には Xilinx 社の Spartan-3E FPGA (xc3s500efg320-4), 合成ツールとして Xilinx Plan Ahead 14.7 を使用した.</p> <p>8命令前までのデスティネーションレジスタのみ格納する位置レジスタは, IRF 単体と比較してリソース消費量がいずれも 4% 未満の増加, 最大動作周波数が 0.92 倍で実装できた</p>	

発表する際の課程を記入

電気・電子情報工学

課程

発表番号

24

(学籍が他課程所属の学生も発表する課程を記入すること)